

INCOMPLETE OVERLAP MAGNETIC RAM CELL

Publication number: JP11288585 (A)

Publication date: 1999-10-19

Inventor(s): ABRAHAM DAVID WILLIAM; BATSON PHILIP EDWARD;
SLONCZEWSKI JOHN; TROUILLOUD PHILIP LOUIS

Applicant(s): IBM

Classification:

- **international:** **G11C11/15; H01L21/8246; H01L27/105; H01L27/22;**
H01L43/08; G11C11/02; H01L21/70; H01L27/105; H01L27/22;
H01L43/08; (IPC1-7): G11C11/15

- **European:** H01L27/22M4F; G11C11/15; H01L27/22; Y01N4/00; Y01N12/00

Application number: JP19990026258 19990203

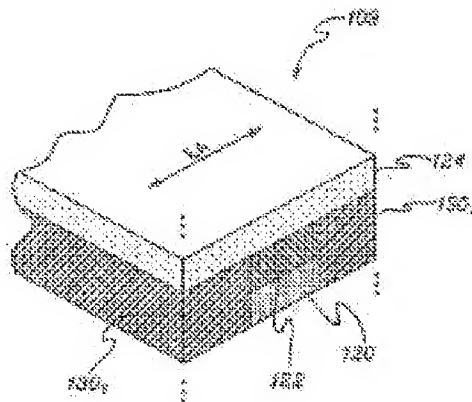
Priority number(s): US19980021352 19980210

Also published as:

JP3368224 (B2)
EP0936624 (A2)
EP0936624 (A3)
EP0936624 (B1)
DE69923244 (T2)

Abstract of JP 11288585 (A)

PROBLEM TO BE SOLVED: To make an electric interaction generate only at a favorable part by allowing a first magnetic layer to be changable to one side of two kinds of magnetic states opposing along its axis and allowing the favorable part of the first magnetic layer to place its center around the center point of the axis. **SOLUTION:** In a magnetic tunnel junction device 109, a tunnel is restricted in the favorable one part of a free magnetic region 124 by using a smaller tunnel region 122 and the size of a reference magnetic region 120 is made to be the same as that of the tunnel region 122.; Insulation regions 1301, 1302 preventing electric tunnels due to remaining parts of the layer 124 existing at the outside of the favorable part are used in an adjacent relation with the tunnel region 122 and the reference region 120 in order to prevent interactions in areas existing at the outside of the favorable part of the free magnetic region 124. Thus, tunnels along arbitrary axes of the free region are also restricted similarly in order to restrict the tunnel at the favorable part which although exists at the arbitrary position of the free region.



Data supplied from the **esp@cenet** database — Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-288585

(43) 公開日 平成11年(1999)10月19日

(51) Int.Cl.⁶
G 1 1 C 11/15

識別記号

F I
G 1 1 C 11/15

審査請求 有 請求項の数32 OL (全 14 頁)

(21) 出願番号 特願平11-26258

(22) 出願日 平成11年(1999) 2月3日

(31) 優先権主張番号 09/021352

(32) 優先日 1998年2月10日

(33) 優先権主張国 米国 (US)

(71) 出願人 390009531

インターナショナル・ビジネス・マシー
ズ・コーポレーション

INTERNATIONAL BUSIN
ESS MACHINES CORPO
RATION

アメリカ合衆国10504、ニューヨーク州
アーモンク (番地なし)

(72) 発明者 デーヴィッド・ウィリアム・エイブラハム

アメリカ合衆国10562 ニューヨーク州オ
シニング スノードン・アベニュー 67

(74) 代理人 弁理士 坂口 博 (外1名)

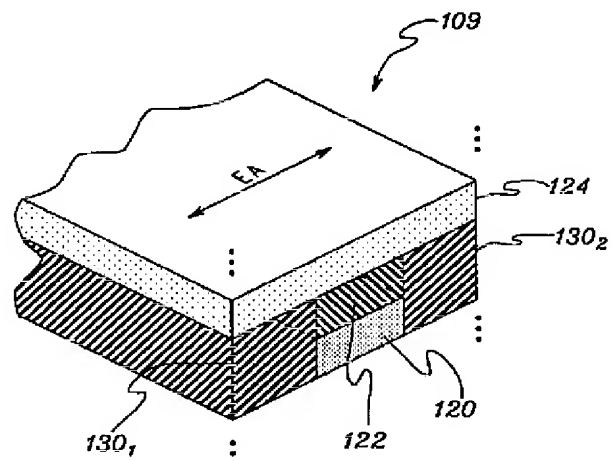
最終頁に続く

(54) 【発明の名称】 不完全オーバーラップ磁気RAMセル

(57) 【要約】 (修正有)

【課題】 その中で少なくとも2通りの磁気状態を課で
きる可変性磁気領域を含む磁気抵抗デバイスの提供。

【解決手段】 そのデバイスとの磁気抵抗電気相互作用
が行われると、可変性磁気領域と最も近い基準磁気領域
120との磁気状態の相対配向を感知でき、2進データ
記憶能力が得られる。可変性磁気領域の好ましい一部
分、たとえば、2通りの磁気状態が実質的に均一で互い
に反対になると確実に予測できる一部分だけに電気相互
作用を制限する。可変性磁気領域のこの好ましい一部分
に電気相互作用の制限用構造を開示し、それは、より小
さい相互作用領域と、可変性磁気領域の最も近くに配置
された絶縁性および導電性の相互作用領域の交互領域と
を含む。この原理は、ビット線とワード線の交点で巨大
磁気抵抗セルまたは磁気トンネル接合セルを使用する磁
気ランダム・アクセス・メモリアレイ等に、適用でき
る。



【特許請求の範囲】

【請求項1】第1の磁気領域の好ましい一部分のみにより、発生する磁気抵抗電気相互作用に基づいて、デバイス内で少なくとも1つの他の構造と協同して形成された第1の磁気領域を含む、磁気抵抗デバイス。

【請求項2】前記第1の磁気領域がその軸に沿って実質的に対向する少なくとも2通りの磁気状態の一方に変化可能であり、前記第1の磁気領域の前記好ましい一部分が前記軸の中心点の周りに中心を置く、請求項1に記載の磁気抵抗デバイス。

【請求項3】前記第1の磁気領域の前記好ましい一部分が、前記軸に対して平行な第1の横寸法で測定した前記第1の磁気領域のサイズの約50%未満である、請求項2に記載の磁気抵抗デバイス。

【請求項4】前記好ましい一部分が、前記軸に対して平行な前記第1の横寸法で測定した前記第1の磁気領域のサイズの約25%である、請求項3に記載の磁気抵抗デバイス。

【請求項5】前記デバイス内の前記少なくとも1つの他の構造が、前記第1の磁気領域より小さく、前記第1の磁気領域の前記好ましい一部分に対して導電関係になるように配置された電気相互作用領域を含み、それにより、その残りの一部分ではなく、前記第1の磁気領域の前記好ましい一部分のみにより前記相互作用を実施する、請求項1に記載の磁気抵抗デバイス。

【請求項6】前記デバイス内の前記少なくとも1つの他の構造が、その好ましい一部分ではなく、前記第1の磁気領域の残りの部分に対して絶縁関係になるように配置された電気絶縁領域を含み、それにより、その残りの一部分ではなく、前記第1の磁気領域の前記好ましい一部分のみにより前記相互作用を実施する、請求項1に記載の磁気抵抗デバイス。

【請求項7】磁気メモリと組み合わせて、前記磁気抵抗デバイスが前記磁気メモリ内の磁気メモリ・セルを含み、複数の交差領域を形成する、第1および第2の複数の交差導電線と、それぞれが複数の交差領域のそれぞれ1つに配置され、そのそれぞれの交差領域を形成するそれぞれの交差線によってアクセスされ、前記磁気メモリ・セルを含む、複数の磁気メモリ・セルとを含む、請求項1に記載の磁気抵抗デバイス。

【請求項8】磁気データ記憶媒体と組み合わせて、前記磁気データ記憶媒体上のデータにアクセスできるようになっている磁気アクセス要素を含む、請求項1に記載の磁気抵抗デバイス。

【請求項9】前記第1の磁気領域の前記好ましい一部分が、前記第1の磁気領域が変化可能な2通りの磁気状態のそれぞれが実質的に均一で互いに反対になると確実に予測できる領域を含む、請求項1に記載の磁気抵抗デバ

イス。

【請求項10】前記磁気抵抗デバイスが磁気トンネル接合デバイスを含み、前記磁気抵抗電気相互作用が電気トンネルを含む、請求項1に記載の磁気抵抗デバイス。

【請求項11】2通りの磁気状態のそれぞれに変化可能な第1の平面磁気層と、

前記第1の平面磁気層より横方向のサイズが小さく、前記第1の平面磁気層の好ましい一部分のみにより磁気抵抗電気相互作用を実施するように前記第1の平面磁気層に対して位置決めされた電気相互作用領域とを含む、磁気抵抗デバイス。

【請求項12】前記電気相互作用領域が、前記第1の平面磁気層が形成される平面に対して平行な第1の横寸法で測定した前記第1の平面磁気層のサイズの約50%未満である、請求項11に記載の磁気抵抗デバイス。

【請求項13】前記電気相互作用領域が、前記第1の平面磁気層が形成される平面に対して平行な前記第1の横寸法で測定した前記第1の平面磁気層のサイズの約25%である、請求項12に記載の磁気抵抗デバイス。

【請求項14】前記第1の磁気層の前記残りの部分による前記電気相互作用を防止するように位置決めされた電気絶縁材料をさらに含む、請求項11に記載の磁気抵抗デバイス。

【請求項15】磁気メモリと組み合わせて、前記磁気デバイスが前記磁気メモリ内の磁気メモリ・セルを含み、複数の交差領域を形成する第1および第2の複数の交差導電線と、それぞれが複数の交差領域のそれぞれ1つに配置され、そのそれぞれの交差領域を形成するそれぞれの交差線によってアクセスされ、前記磁気メモリ・セルを含む、複数の磁気メモリ・セルとを含む、請求項11に記載の磁気抵抗デバイス。

【請求項16】磁気データ記憶媒体と組み合わせて、前記磁気データ記憶媒体上のデータにアクセスできるようになっている磁気アクセス要素を含む、請求項11に記載の磁気抵抗デバイス。

【請求項17】前記第1の平面磁気層の前記好ましい一部分が、2通りの正味磁気状態のそれぞれが実質的に均一で互いに反対になると確実に予測できる領域を含む、請求項11に記載の磁気抵抗デバイス。

【請求項18】前記磁気抵抗デバイスが磁気トンネル接合デバイスを含み、前記磁気抵抗電気相互作用が電気トンネルを含む、請求項11に記載の磁気抵抗デバイス。

【請求項19】少なくとも2通りの磁気状態間で変化可能な第1の磁気領域を有する磁気抵抗デバイスにアクセスするための方法であって、前記第1の磁気領域の好ましい一部分に磁気抵抗電気相互作用を制限することを含む方法。

【請求項20】前記第1の磁気領域の前記好ましい一部分が、2通りの磁気状態のそれぞれが実質的に均一で互

いに反対になると確実に予測できる領域を含む、請求項19に記載の方法。

【請求項21】前記制限が、その残りの一部分ではなく、前記第1の磁気領域の前記好ましい一部分のみにより前記磁気抵抗電気相互作用を実施するように形成された電気相互作用領域を使用することを含む、請求項19に記載の方法。

【請求項22】前記電気相互作用領域が、前記第1の磁気領域の前記好ましい一部分の最も近くで導電性になるように形成され、前記制限が、前記第1の磁気領域の前記残りの部分による前記磁気抵抗電気相互作用を防止するように形成された電気絶縁体を使用するをさらに含む、請求項21に記載の方法。

【請求項23】磁気メモリ内の磁気メモリ・セルにアクセスするための方法であって、請求項19に記載の磁気抵抗デバイスにアクセスするための方法を含み、前記磁気抵抗デバイスが前記磁気メモリ・セルを含む方法。

【請求項24】アクセス要素により磁気データ記憶媒体にアクセスするための方法であって、請求項19に記載の磁気抵抗デバイスにアクセスするための方法を含み、前記磁気抵抗デバイスが前記アクセス要素を含む方法。

【請求項25】前記磁気抵抗デバイスが磁気トンネル接合デバイスを含み、前記磁気抵抗電気相互作用が電気トンネルを含む、請求項19に記載の方法。

【請求項26】磁気抵抗デバイスを形成する方法であって、前記デバイスにアクセスしたときに磁気抵抗電気相互作用が発生する電気相互作用領域を形成することと、前記アクセスを行ったときに、前記電気相互作用領域の結果的な位置によって決定される前記第1の磁気層の好ましい一部分のみにより前記磁気抵抗電気相互作用が発生するように、前記電気相互作用領域に最も近く、しかもそれより大きくなるように、少なくとも2通りの磁気状態のそれぞれに変化可能な第1の磁気層を形成することを含む方法。

【請求項27】前記電気相互作用領域を形成することが、本来は絶縁性の領域の所与の領域内の電気絶縁効果を低減し、それにより、前記所与の領域内に前記電気相互作用領域を形成することを含む、請求項26に記載の方法。

【請求項28】前記所与の領域内の電気絶縁効果を低減することが、前記所与の領域内により少ない電気絶縁体を設けることを含む、請求項27に記載の方法。

【請求項29】前記電気相互作用領域を形成することが、前記電気相互作用領域の周りの領域における前記磁気抵抗電気相互作用を防止するために、少なくとも部分的に前記電気相互作用領域の周りの前記領域内に電気絶縁体を形成することを含む、請求項26に記載の方法。

【請求項30】前記電気絶縁体を形成することが、少なくとも部分的に前記電気相互作用領域の周りの前記領域内に前記絶縁体を付着させることを含む、請求項29に記載の方法。

【請求項31】前記電気絶縁体を形成することが、前記トンネル領域をイオン注入から分離しながら、前記領域を本来は非絶縁性の材料から絶縁性の材料に転化させるために少なくとも部分的に前記領域の周りの前記領域にイオン注入し、それにより、前記電気相互作用領域の導電特性を維持することを含む、請求項29に記載の方法。

【請求項32】前記磁気抵抗電気相互作用が電気トンネルを含み、前記電気相互作用領域が電気トンネル領域を含む、請求項26に記載の方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、たとえば、磁気ランダム・アクセス・メモリ（「MRAM」）内の磁気メモリ・セルで使用する磁気デバイスの作成およびアクセスに関する。

【0002】

【従来の技術】2件の米国特許第5,640,343号および第5,650,958号に開示され、本出願の図1および図2に示すタイプの磁気ランダム・アクセス・メモリ（「MRAM」）アレイは、ワード線1、2、3とビット線4、5、6との交点に位置決めされた磁気メモリ・セル（たとえば、セル9）のアレイを含む。各セルは、磁気トンネル接合（「MTJ」）デバイス8になるように配置された磁氣的に可変性または「自由」領域24と最も近い磁気基準領域20とを含む。このようなセルでのデータの格納の基礎となる原理は、自由領域の磁化容易軸（「EA」）に沿って磁化方向を変更することにより、自由および基準領域の磁化の相対配向を変更できることと、その後、この相対配向の差を読みとれることである。

【0003】より具体的には、MRAMセルは、それぞれのビット線とワード線を介して印加された双方向電気刺激およびその結果の磁気刺激を使用して自由領域の磁化を反転することによって書込みが行われ、その後、ビット線とワード線との間の結果的なトンネル抵抗を測定することによって読取りが行われ、これは基準領域に対する自由領域の磁化の相対配向によって決まる2つの値の一方をとる。（基準領域という用語は、自由または可変性領域と協力して、全体としてデバイスを検出可能状態にするような、いかなるタイプの領域も示すように、ここでは広い意味で使用する。）自由に回転できるがその磁化容易軸に沿っていずれかの方向（+EAまたは-EA）に整列する傾向が強い磁化方向を有する単純単体磁石として自由領域がモデル化されている場合、ならびに基準領域が同様の要素磁石であるが+EA方向に固定

された磁化方向を有する場合、そのセルについては、整列(+EA/+EA)および逆整列(-EA/+EA)という2通りの状態(したがって、2通りの可能なトンネル抵抗値)が定義される。

【0004】印加されたEA磁界に対するトンネル接合抵抗の特性を示す理想的なヒステリシス・ループを図3に示す。トンネル接合の抵抗は、領域50で刺激が一切加えられていない、すなわち、領域50における磁化容易軸フリップ磁界強度 $+/-H_c$ 以下の印加された磁界に対する抵抗の感度が欠落している状態で、2つの別個の値の一方を呈することができる。印加された磁化容易軸磁界が $+/-H_c$ を超える場合、そのセルは強制的にそれぞれの高抵抗(基準領域に対する自由領域の逆整列磁化)状態または低抵抗(基準領域に対する自由領域の整列磁化)状態になる。

【0005】トンネル接合を形成する2つの領域の磁化パターンが単純であっても、書込み中に自由領域の磁化方向を反転すると、実際には一方または両方の領域に思いがけない影響を及ぼす可能性がある。たとえば、書込み中に自由領域を反転すると、欠陥またはエッジ粗さによって固定された磁気性渦または複合磁区壁を含む可能性がある。接合抵抗は接合領域について平均化したドット積 $m_{\text{free}} m_{\text{reference}}$ によって決まるので、磁化パターン内にこのような複合微小磁性構造を含むと、読取り中に測定したトンネル接合抵抗を実質的に崩壊する可能性がある。

【0006】たとえば、その磁化容易軸EAの周りに左右対称に形成された自由磁気領域59内の磁化パターンを図4に示すが、その領域では本来受け入れられる磁化パターン領域間に複雑な壁構造がはっきり見える状態になっている。この磁化パターン全体は、名目上均一に磁化されたサンプルから得られたものであり(上下の層はどちらも元々は右を指し示している)、それに関する磁化容易軸バイアスは+7000eから-7000eへ掃引され、+7000eに戻されている。磁界として複雑な構造に発達した磁化の反転は、+7000eから約-2800eまで掃引された。図5は、この崩壊サンプル用の印加された磁化容易軸磁界に対するそのデバイスについて平均化した正味磁化方向を示すヒステリシス・ループである。領域50は正方形ではないので、磁化容易軸印加磁界を除去したときにセルが予想通りその2通りの状態のうちのいずれか一方を呈しなくなるが、これはセル内でこのような複合微小磁性構造が発達したためである。

【0007】このような状況の改善策はいくつか可能である。たとえば、米国特許出願第09/021,569号では、本発明者は、典型的なMRAMセル内で望ましくない微小磁性構造の一部が発達するのを回避するための技法を開示している。実質的な改善策は実証されているが、最善の場合、磁化を反転するために使用する磁界

の循環中にいかなる壁構造も発達しない。しかし、図6の自由領域69に示すように、このような改善された条件の場合でも、依然として磁化パターンに相当なねじれが存在する可能性がある。このねじれは、図7に示す抵抗対磁界のヒステリシス・ループに望ましくない丸い形状を発生する。

【0008】上記の問題は磁気トンネル接合デバイスに関するものであるが、電気相互作用の基礎として磁気抵抗効果を使用する磁気デバイス(たとえば、巨大磁気抵抗(GMR)デバイス)であれば、どのようなデバイスでも同様の問題が存在する。この相互作用はここでは広い意味で磁気抵抗電気相互作用と呼ぶ。

【0009】このようなデバイスの磁化反転プロセスの挙動が理想的ではないので、最善の場合は有用な動作パラメータ・ウィンドウが削減されるか、または最悪の場合は記憶に必要な正方形のヒステリシス・ループが完全に崩壊する。したがって、必要なものは、自由領域内の磁気パターンが2通りの可能な磁化方向の1つを均一に呈しない場合でも適切な挙動の磁気抵抗デバイスの電気パフォーマンスを改善することである。

【0010】

【発明が解決しようとする課題】本発明者は、磁気抵抗デバイスの電気特性と磁気特性がある程度まで分離可能であることを認識している。したがって、デバイスの全体的な磁気構造および発展パターンが実質的に変わらないようにしながら、その領域が多少は導電性になるように、電気相互作用領域、たとえば、トンネル領域を変更することができる。この変更により、デバイスとの電気相互作用を自由磁気領域の好ましい一部分に制限することができ、それにより、自由領域の他の部分における上記の望ましくない磁化パターンの効果を最小限にするかまたは完全に除去することができる。

【0011】

【課題を解決するための手段】これに関連して、本発明の一態様は、それに対して磁気抵抗電気相互作用を行ったときに、その残りの一部分ではなく、第1の磁気層の好ましい一部分のみにより、前記電気相互作用(たとえば、電気トンネル)が発生するように、少なくとも1つの他の構造とともに形成された第1の磁気層を有する磁気抵抗デバイスに関する。第1の磁気層はその軸に沿って実質的に対向する少なくとも2通りの磁気状態の一方に変化可能にすることができ、第1の磁気層の好ましい一部分は軸の中心点の周りに中心を置くことができる。第1の磁気層の好ましい一部分は、軸に対して平行な第1の横寸法で測定した第1の磁気層のサイズの50%未満にすることができる。

【0012】第1の磁気層の好ましい一部分だけに電気相互作用を制限するため、デバイス内の少なくとも1つの他の構造は、第1の磁気層より小さい電気相互作用領域にし、第1の磁気層の好ましい一部分に対して導電関

係になるように配置することができ、それにより、その残りの一部分ではなく、第1の磁気層の好ましい一部分のみにより電気相互作用を実施することができる。また、デバイス内の少なくとも1つの他の構造は、その好ましい一部分ではなく、第1の磁気層の残りの部分に対して絶縁関係になるように配置された電気絶縁領域も含むことができ、それにより、その残りの一部分ではなく、第1の磁気層の好ましい一部分のみにより電気相互作用を実施することができる。

【0013】磁気抵抗デバイスは、磁気メモリ内の磁気メモリ・セルとして、または磁気データ記憶媒体上のデータにアクセスできるようになっているアクセス要素として使用することができる。

【0014】本発明の他の態様は、2通りの磁気状態のそれぞれに変化可能な第1の磁気領域を有する磁気抵抗デバイスにアクセスするための方法に関する。この方法は、その残りの一部分ではなく、第1の磁気領域の好ましい一部分だけに電気相互作用を制限することを含む。第1の磁気領域の好ましい一部分は、その領域が変化可能な2通りの磁気状態のそれぞれが実質的に均一で互いに反対になると確実に予測できる領域を含む。

【0015】この方法は、その残りの一部分ではなく、第1の磁気領域の好ましい一部分のみにより電気相互作用を実施するように形成された電気相互作用領域を使用することを含むことができる。これは、第1の磁気領域の好ましい一部分の最も近くで導電性になるように相互作用領域を形成し、第1の磁気領域の残りの部分による電気相互作用を防止するように形成された絶縁体を使用することによって達成することができる。

【0016】本発明のさらに他の態様は、前記デバイスにアクセスしたときにそれにより電気相互作用が発生する電気相互作用領域を形成することを含む、磁気抵抗デバイスを形成するための方法に関する。2通りの磁気状態のそれぞれに変化可能な第1の磁気層は、前記アクセスを行ったときに、その残りの一部分ではなく、その最も近くに第1の磁気層が形成される相互作用領域の結果的な位置によって決定される第1の磁気層の好ましい一部分のみにより、前記電気相互作用が発生するように、相互作用領域に最も近く、しかもそれより大きくなるように形成される。

【0017】相互作用領域の形成は、本来は絶縁性の領域の所与の領域内の電気絶縁効果を低減することを含むことができ、それにより、所与の領域内に相互作用領域を形成することができる。所与の領域内の電気絶縁効果を低減することは、所与の領域内により少ない電気絶縁体を設けることを含むことができる。

【0018】また、相互作用領域の形成は、このような領域と、それによる第1の磁気層の残りの一部分における電気相互作用を防止するために、少なくとも部分的に相互作用領域の周りの領域内に電気絶縁体を形成するこ

とも含むことができる。電気絶縁体は、少なくとも部分的に相互作用領域の周りのこのような領域内に絶縁体を付着させるか、または相互作用領域をイオン注入から分離しながら、このような領域を本来は非絶縁性の材料から絶縁性の材料に転化させるためにその領域にイオン注入し、それにより、相互作用領域の導電特性を維持することによって、形成することができる。

【0019】その中で2通りの磁化状態の方向および均一性を確実に予測できる、自由磁気領域の好ましい一部分だけに電気相互作用を制限することにより、結果的な抵抗応答と、それによる全体的な電気相互作用応答が改善される。

【0020】

【発明の実施の形態】自由磁気領域の好ましい一部分のみにより電気相互作用が発生する磁気抵抗デバイス（たとえば、磁気トンネル接合）の使用および形成に関する本発明の原理については、図8～図26に関連して以下に述べる。しかし、背景として、米国特許第5640343号および第5650958号により、まず図1～図2に示す磁気メモリ・アレイの形成および動作の基礎となる一般原理について簡単に説明する。

【0021】図1を参照すると、MRAMアレイの例は、水平平面内の平行なワード線1、2、3として機能する1組の導電線と、他の水平平面内の平行なビット線4、5、6として機能する1組の導電線とを含む。上から見たときに2組の線が交差するように、ビット線は異なる方向に、たとえば、ワード線に対して直角に向けられている。図2に詳細に示す典型的なメモリ・セル9などのメモリ・セルは、線同士の間で垂直に間隔をあけた交差領域内のワード線とビット線との各交差点に位置する。図1には3本のワード線と3本のビット線が示されているが、線の数は通常、これよりかなり多くなるだろう。メモリ・セル9は垂直スタックとして配置され、ダイオード7と磁気トンネル接合（「MTJ」）8とを含むことができる。アレイの動作中、電流はセル9内を垂直方向に流れる。電流がメモリ・セルを垂直に通ることにより、メモリ・セルが占有する表面積を非常に小さくすることができる。ワード線との接点、MTJ、ダイオード、ビット線との接点は、いずれも同じ面積を占有する。図1には示されていないが、このアレイは、他の回路が存在するはずのシリコン基板などの基板上に形成することができる。また、公差領域以外のMRAMの領域では、ビット線とワード線との間に通常、絶縁材料の層が位置する。

【0022】図2を参照して、メモリ・セル9の構造について詳細に説明する。メモリ・セル9は、ワード線3（図1）上およびワード線に接触して形成されている。メモリ・セル9は、ダイオード状デバイスの垂直スタック、たとえば、電氣的に直列接続になっているシリコン接合ダイオード7とMTJ 8とを含む。ダイオード7

は、 n 型シリコン層10と p 型シリコン層11とを含むシリコン接合ダイオードである。ダイオードの p 型シリコン層11は、タングステン・スタッド12を介してMTJ8に接続されている。ダイオードの n 型シリコン層10はワード線3に接続されている。

【0023】MTJ8は、交互に積み重ねられた一連の材料層で形成することができる。図2のMTJ8は、Ptなどのテンプレート層15と、パーマロイ(Ni-Fe)などの初期強磁性層16と、Mn-Feなどの反強磁性層(AF)18と、Co、Fe、パーマロイなどの一定または「固定」型の基準強磁性層(FMF)20と、アルミナ(Al_2O_3)の薄いトンネル・バリア層22と、薄いCo-Feとパーマロイとのサンドイッチなどの柔らかい可変性「自由」強磁性層(FMS)24と、Ptなどの接点層25とを含む。

【0024】自由層は、磁化容易軸(「EA」という磁化方向のための好ましい軸を有するように作成されている。この磁化容易軸に沿った自由層の磁化方向として2通りの方向が可能であり、これがメモリ・セルの2通りの状態を定義する。対照的に、基準層は、その単一方向異方性方向という好ましい磁化方向を1つだけ有するように作成することができ、この方向は自由層の磁化容易軸に平行である。自由層の所望の磁化容易軸は、MTJの固有異方性とひずみ誘導異方性と形状異方性との組合せによって設定される。図示のMTJと自由層は、長さがLで幅がWの矩形として作成することができ、LはWより大きい(図2)。自由層の磁気モーメントは、L方向に沿って整列される傾向がある。

【0025】基準層の単一方向異方性方向は、初期強磁性層16上にFe-Mn AF層18を成長させることによって設定され、初期強磁性層自体は、PtまたはCuまたはTaなどのテンプレート層15上で成長する。テンプレート層15は、初期強磁性層16内に111の結晶学的組織を誘導する。これらの層は、自由層の所望の磁化容易軸に平行に向けられた磁界内に付着され、基準層の所望の固有単一方向異方性方向を作成する。あるいは、AF層は、AF材料の耐ブロッキング温度より高い温度まで基板を加熱している間に前記磁化容易軸に平行な十分な大きさの磁界内のテンプレート層上に付着することもできる。この代替実施例では、初期強磁性層16は不要である。また、付着中の印加磁界方向に沿って磁化を整列する磁気異方性を処理中に発生させるために一定層の磁気ひずみを利用することも可能である。

【0026】基準層とAF層との間は交換結合になっているため、基準層の磁化方向は自由層の磁化方向より変更するのが難しい。ビット線とワード線を通る電流によって印加された磁界の範囲内では、この実施例では基準層の磁化方向は一定になるかまたは固定される。基準層の形状異方性は、MTJの形状異方性に従うものであり、一定層の磁化方向の安定性を追加する。メモリ・セ

ルに書き込むために印加された磁界は、基準層の方向ではなく、自由層の磁化方向を反転させるのに十分な大きさである。したがって、一定層を磁化しても、MRAM内のメモリ・セルの動作中に方向を変更することはない。

【0027】アレイ動作中に、十分な大きさの電流がMRAMの書き込み線とビット線の両方を通過すると、書き込み線とビット線との交点で結合された電流の自己電磁界は、励起された書き込み線とビット線の交点に位置する単一の特定のMTJの自由層の磁化を回転させることになる。電流レベルは、結合された自己電磁界が自由層のスイッチング磁界を超えるように設計されている。この自己電磁界は、基準層の磁化を回転させるために必要な磁界よりかなり小さくなるように設計されている。セル・アレイ・アーキテクチャは、書き込み電流がMTJ自体を通過しないように設計されている。メモリ・セルは、ダイオードとMTJを通して基準層からトンネル接合バリアを通り自由層まで(またはその逆)センス電流を垂直に通過させることによって読み取られる。 Al_2O_3 トンネル・バリアの抵抗は Al_2O_3 層の厚さに著しく依存し、この層の厚さに応じてほぼ指数関数的に変化するので、これは、電流が主に Al_2O_3 トンネル・バリアを通過して垂直に流れることを意味する。 Al_2O_3 の厚さを増加するにつれて電荷担体がバリアを通り抜ける確率は著しく低下するので、接合部を通り抜ける唯一の担体は接合層に対して垂直に移動するものになる。メモリ・セルの状態は、書き込み電流よりかなり小さいセンス電流がMTJを垂直に通過するときにメモリ・セルの抵抗を測定することによって決まる。このセンス電流または読取り電流の自己電磁界はごくわずかなので、メモリ・セルの磁気状態に影響しない。電荷担体がトンネル・バリアを通り抜ける確率は、自由層と基準層との磁気モーメントの相対整列に依存する。トンネル電流はスピン偏極され、強磁性層の1つ、たとえば、一定層から伝わる電流が主に1つのスピン・タイプ(強磁性層の磁化の配向に応じて、スピン・アップまたはスピン・ダウン)の電子から構成されることを意味する。電流のスピン偏極の程度は、強磁性層とトンネル・バリアとの境界面にある強磁性層を構成する磁性材料の電子バンド構造によって決まる。したがって、第1の強磁性層トンネル・バリアはスピン・フィルタとして動作する。電荷担体を通り抜ける確率は、第2の強磁性層内の電流のスピン偏極と同じスピン偏極の電子状態が得られるかどうかによって依存する。通常、第2の強磁性層の磁気モーメントが第1の強磁性層の磁気モーメントに整列されると、第2の強磁性層の磁気モーメントが第1の強磁性層の磁気モーメントに逆整列されたときより多くの電子状態が得られる。したがって、電化担体のトンネル確率は、両方の層の磁気モーメントが整列されたときに最高になり、磁気モーメントが逆整列されたときに最低になる。整列でも逆整列でも

なく、モーメントが配置されたときに、トンネル確率は中間値を取る。したがって、セルの電気抵抗は、両方の強磁性層の電流のスピンの偏極と電子状態の両方に依存する。その結果、自由層の2通りの磁化方向によって、メモリ・セルの2通りのビット状態(0または1)が明確に定義される。

【0028】本発明により、図8を参照すると、セル69の自由磁気領域の好ましい一部分の例は、その磁化容易軸に沿って測定した自由領域全体(100%)のサイズの25%および50%として識別され、示されている。このような好ましい一部分は、図示の通り、磁化容易軸の中心点に中心を置くことができる。磁化が反転し始めると、自由領域の外側エッジの磁化パターンは上または下にカーブし始める。しかし、図示の自由領域の好ましい中央領域では、磁化パターンが引き続き磁化容易軸に対して実質的に平行になっている。したがって、本発明により、自由磁気領域の好ましい一部分、たとえば、磁気パターンが磁化容易軸に対して実施的に平行で、均一で実施的に対向する2通りの状態のうち的一方を呈すると確実に予測できる部分のみにより電気相互作用(たとえば、トンネル)を制限するための技法を開示する。

【0029】図8のそれぞれの領域による電気トンネルに関する3通りの測定ヒステリシス・ループを図9に示す。トンネルは100%(曲線74)から50%(曲線72)に制限され、最終的に25%(曲線70)まで制限されるので、ヒステリシス・ループはより正方形に近くなり、対象領域同士は互いに離れていく。この挙動は、動作の許容範囲を維持しなければならないような標準的なチップ設計技法との互換性を保つために望ましいものである。

【0030】図10を参照すると、より小さいトンネル領域122を使用することにより自由磁気領域124の好ましい一部分にトンネルが制限されている、磁気トンネル接合デバイス109の例が示されている。基準磁気領域120はトンネル領域と同じサイズにすることができる。自由領域124の好ましい一部分に電気相互作用を制限するために使用する特定の構造は、本発明によって企図されている。自由領域124の好ましい一部分の外側にある領域内での相互作用を防止するため、(トンネル領域122および基準領域120に隣接して)その好ましい一部分の外側にある層124の残りの部分による電気トンネルを防止する絶縁領域130₁および130₂を使用することができる。図10では磁化容易軸に平行な方向のトンネルの制限を示しているが、それにより自由領域の任意の位置にあるが好ましい一部分にトンネルを制限するために、自由領域の任意の軸に沿ったトンネルも同様に制限することができる。

【0031】図11～図26は、本発明により、自由磁気領域の好ましい一部分のみにより電気トンネルを制限

するために必要な構造を作成するための代替技法を表している。当業者であれば、本発明から逸脱せずに磁気トンネル接合デバイスの他の領域(たとえば、ダイオード7)を形成できることが分かるだろう。明瞭にするため、このような領域は図11～図26から省略されている。(これらの図では、プロセスの完了以前に存在する領域を示すために、「'」という符号を使用する。)

【0032】磁気トンネル接合デバイス209を形成するための第1の作成実施例を図11～図15に示す。図11を参照すると、基準磁気領域220'(たとえば、MnFe、NiFe、または適当な磁性材料)と、トンネル領域222'(たとえば、Al、Al₂O₃、完全または部分酸化Al、またはSiO₂)と、自由領域224'(たとえば、NiFeまたは適当な磁性材料)がまず付着され、その上にマスク200(適当なフォトレジスト材料)が置かれる。このような3つの領域の一部が、たとえば、エッチングにより除去された状態を図12に示すが、同図ではマスク200の下の領域は残された状態で示されている。図13では、上に重なった絶縁層が形成され、隣接領域230₁'および230₂'を形成する。図14は、マスク200を除去した後の結果的な構造と、その上に重なった絶縁体を示している。この時点で層220'、222'、224'は絶縁領域230₁'および230₂'(たとえば、Al₂O₃またはSiO₂)によって囲まれている。次に最終的な自由磁気材料層が形成されたスタックの上に付着され、それにより、図15に示すように、より大きい結合磁気自由領域224'が得られる。したがって、結合自由領域224'によるトンネルは、より小さいトンネル領域222'と、その時点で下にある絶縁領域230₁'および230₂'に応じて、その中央の好ましい一部分の例に制限される。

【0033】磁気トンネル接合デバイス309を形成するための第2の作成実施例を図16～図20に示す。図16では、基準磁気領域320'が付着され、その上にトンネル層322'が付着され、その上にマスク300が置かれる。図17では、たとえば、マスク300の周りにエッチングを使用することにより、領域320'、322'、300のスタックが定義される。図18では、その構造の上に絶縁層が付着され、絶縁領域330₁'および330₂'を形成し、その絶縁領域が層320'および322'のスタックを取り囲む。図19では、マスク300とその上に重なった絶縁体を除去すると、トンネル領域322'が磁気基準領域320'の上に残り、どちらも絶縁領域330₁'および330₂'によって囲まれている。最後に、図20では、その構造の上に自由磁気層324'が付着され、基準領域320'およびトンネル領域322'によって定義されたスタックのエッジを超えて延び、その結果、トンネル接合デバイス309が得られ、自由磁気層324'の中央の好ましい一部分のみによりトンネルが発生する。絶縁領域330

1および330₂により、中央の好ましい一部分の外側ではトンネルが防止される。

【0034】磁気トンネル接合デバイス409を形成するための第3の作成実施例を図21～図23に示す。図21では、磁気基準領域420'が付着され、続いてトンネル領域422'を含むトンネル層と、マスク200によって中断され、隣接絶縁領域430₁'および430₂'を形成する絶縁層とを付着する。領域422'ならびに領域430₁'および430₂'を形成する材料は同じ絶縁材料を含むが、422'として示した中央の好ましいトンネル領域を薄くした結果、その領域の導電性が増大する。図22では、マスク220が除去され、その代わり、図23では、薄いトンネル領域422の上に磁気自由領域424が付着され、磁気自由領域424の中央の好ましい一部分のみによりトンネルが発生し、より薄い絶縁領域430₁および430₂により、この中央の好ましい領域の外側ではトンネルが防止されるようになる。

【0035】磁気トンネル接合デバイス509を形成するための第4の作成実施例を図24～図26に示す。図24では、磁気基準領域520'が付着され、その上に、たとえば、アルミニウム(A1)から形成される導電層521'が付着される。次に、トンネル領域522'を形成するためのもう1つの絶縁層が付着され(あるいは、トンネル領域522'を形成するためにA1は部分的に酸化される)、その上に磁気自由領域524'が付着される。その構造の上に保護マスク500が定義される。次に、酸素イオン(O₂)501'がその構造にイオン注入され、アニール・ステップの結果、以前はアルミニウムの領域530₁'および530₂'がA1₂O₃の絶縁領域に転化される。しかし、マスク500はイオンを吸収し、アルミニウム層の小さい領域521がトンネル領域522'内の絶縁層に転化されるのを防止する。図26では、マスクの除去後、磁気トンネル接合デバイス509は、自由層524の中央の好ましい一部分に最も近いトンネル領域522'と、この好ましい一部分の外側にある薄い絶縁領域530₁および530₂を有することになる。したがって、混合した導電/絶縁領域からなるこの構造によって決定されるように、自由領域524の中央の好ましい一部分のみにより電気トンネルが発生する。

【0036】ここでは、好ましいトンネル領域の両側の絶縁特性を増大するような加法プロセスについて記載している。また、注入または照射によってトンネル接合の好ましい一部分において導電性が増大するような減法手法も可能である。

【0037】上記のマスクは2重の目的を果たす可能性がある。すなわち、自己マスキング構造が実現されるようにビット線の一部になる可能性もある。

【0038】主に磁気トンネル接合(「MTJ」)デバ

イスに関連して本発明について述べてきた。しかし、本発明の原理は、いかなるタイプの磁気抵抗デバイス、たとえば、デバイスにアクセスするために電流散乱効果を使用する巨大磁気抵抗(「GMR」)デバイスにも及ぶ。このようなデバイスで磁気領域の好ましい部分に電流相互作用を制限すると、同様にデバイスの全体的な応答が改善される。

【0039】ここでは、主にMRAMに関連して本発明を開示したが、ここに開示した改善策は、磁気抵抗デバイスから作成可能な他のデバイスにも適用可能である。特に、このような改善策は、一般に、磁気記録ヘッドなどの論理デバイスおよびセンサを含む磁気デバイスに適用可能である。

【0040】この点に関して、本発明は、一般にセンサ、たとえば、ディスク・ドライブ・ヘッドに取り付けられた磁気抵抗アクセス要素に適用可能である。ディスク・ドライブでは、アクセス要素の磁化パターンは、下にある磁気データ記憶域がアクセス要素に対して移動することによって発生する磁界に応じて変動する。次に、アクセス要素内の結果的な磁化は電的に感知され、アクセス要素内の磁化の相対配向を決定する。磁気領域のエッジではエッジに平行な方向に磁化がロックされる傾向があるので、センサは感度が低下する場合が多い。このような領域は、センサの活動部分から電流を分路し、その感度を低下させる。本発明の原理によれば、アクセス要素内の磁気可変性領域の好ましい一部分だけを電気トンネルに使用すると、このようなアクセス要素の全体的な電気および磁気応答が改善される。

【0041】最も適切な挙動の磁気抵抗デバイスでさえ、磁気自由領域が2通りの磁化方向の1つを均一に呈することができない場合があるので、本発明はこのような適切な挙動の磁気抵抗デバイスの電気パフォーマンスさえも改善するものである。磁気自由領域の好ましい一部分、たとえば、磁化が2通りの実質的に対向する方向の1つを均一の呈すると確実に予測できる部分だけに電流相互作用を制限することにより、デバイスのパフォーマンスが改善される。

【0042】まとめとして、本発明の構成に関して以下の事項を開示する。

【0043】(1)第1の磁気領域の好ましい一部分のみにより、発生する磁気抵抗電流相互作用に基づいて、デバイス内で少なくとも1つの他の構造と協同して形成された第1の磁気領域を含む、磁気抵抗デバイス。

(2)前記第1の磁気領域がその軸に沿って実質的に対向する少なくとも2通りの磁気状態の一方に変化可能であり、前記第1の磁気領域の前記好ましい一部分が前記軸の中心点の周りに中心を置く、上記(1)に記載の磁気抵抗デバイス。

(3)前記第1の磁気領域の前記好ましい一部分が、前記軸に対して平行な第1の横寸法で測定した前記第1の

磁気領域のサイズの約50%未満である、上記(2)に記載の磁気抵抗デバイス。

(4) 前記好ましい一部分が、前記軸に対して平行な前記第1の横寸法で測定した前記第1の磁気領域のサイズの約25%である、上記(3)に記載の磁気抵抗デバイス。

(5) 前記デバイス内の前記少なくとも1つの他の構造が、前記第1の磁気領域より小さく、前記第1の磁気領域の前記好ましい一部分に対して導電関係になるように配置された電気相互作用領域を含み、それにより、その残りの一部分ではなく、前記第1の磁気領域の前記好ましい一部分のみにより前記相互作用を実施する、上記(1)に記載の磁気抵抗デバイス。

(6) 前記デバイス内の前記少なくとも1つの他の構造が、その好ましい一部分ではなく、前記第1の磁気領域の残りの部分に対して絶縁関係になるように配置された電気絶縁領域を含み、それにより、その残りの一部分ではなく、前記第1の磁気領域の前記好ましい一部分のみにより前記相互作用を実施する、上記(1)に記載の磁気抵抗デバイス。

(7) 磁気メモリと組み合わせて、前記磁気抵抗デバイスが前記磁気メモリ内の磁気メモリ・セルを含み、複数の交差領域を形成する、第1および第2の複数の交差導電線と、それぞれが複数の交差領域のそれぞれ1つに配置され、そのそれぞれの交差領域を形成するそれぞれの交差線によってアクセスされ、前記磁気メモリ・セルを含む、複数の磁気メモリ・セルとを含む、上記(1)に記載の磁気抵抗デバイス。

(8) 磁気データ記憶媒体と組み合わせて、前記磁気データ記憶媒体上のデータにアクセスできるようになっている磁気アクセス要素を含む、上記(1)に記載の磁気抵抗デバイス。

(9) 前記第1の磁気領域の前記好ましい一部分が、前記第1の磁気領域が変化可能な2通りの磁気状態のそれぞれが実質的に均一で互いに反対になると確実に予測できる領域を含む、上記(1)に記載の磁気抵抗デバイス。

(10) 前記磁気抵抗デバイスが磁気トンネル接合デバイスを含み、前記磁気抵抗電気相互作用が電気トンネルを含む、上記(1)に記載の磁気抵抗デバイス。

(11) 2通りの磁気状態のそれぞれに変化可能な第1の平面磁気層と、前記第1の平面磁気層より横方向のサイズが小さく、前記第1の平面磁気層の好ましい一部分のみにより磁気抵抗電気相互作用を実施するように前記第1の平面磁気層に対して位置決めされた電気相互作用領域とを含む、磁気抵抗デバイス。

(12) 前記電気相互作用領域が、前記第1の平面磁気層が形成される平面に対して平行な第1の横寸法で測定した前記第1の平面磁気層のサイズの約50%未満である、上記(11)に記載の磁気抵抗デバイス。

(13) 前記電気相互作用領域が、前記第1の平面磁気層が形成される平面に対して平行な前記第1の横寸法で測定した前記第1の平面磁気層のサイズの約25%である、上記(12)に記載の磁気抵抗デバイス。

(14) 前記第1の磁気層の前記残りの部分による前記電気相互作用を防止するように位置決めされた電気絶縁材料をさらに含む、上記(11)に記載の磁気抵抗デバイス。

(15) 磁気メモリと組み合わせて、前記磁気デバイスが前記磁気メモリ内の磁気メモリ・セルを含み、複数の交差領域を形成する第1および第2の複数の交差導電線と、それぞれが複数の交差領域のそれぞれ1つに配置され、そのそれぞれの交差領域を形成するそれぞれの交差線によってアクセスされ、前記磁気メモリ・セルを含む、複数の磁気メモリ・セルとを含む、上記(11)に記載の磁気抵抗デバイス。

(16) 磁気データ記憶媒体と組み合わせて、前記磁気データ記憶媒体上のデータにアクセスできるようになっている磁気アクセス要素を含む、上記(11)に記載の磁気抵抗デバイス。

(17) 前記第1の平面磁気層の前記好ましい一部分が、2通りの正味磁気状態のそれぞれが実質的に均一で互いに反対になると確実に予測できる領域を含む、上記(11)に記載の磁気抵抗デバイス。

(18) 前記磁気抵抗デバイスが磁気トンネル接合デバイスを含み、前記磁気抵抗電気相互作用が電気トンネルを含む、上記(11)に記載の磁気抵抗デバイス。

(19) 少なくとも2通りの磁気状態間で変化可能な第1の磁気領域を有する磁気抵抗デバイスにアクセスするための方法であって、前記第1の磁気領域の好ましい一部分に磁気抵抗電気相互作用を制限することを含む方法。

(20) 前記第1の磁気領域の前記好ましい一部分が、2通りの磁気状態のそれぞれが実質的に均一で互いに反対になると確実に予測できる領域を含む、上記(19)に記載の方法。

(21) 前記制限が、その残りの一部分ではなく、前記第1の磁気領域の前記好ましい一部分のみにより前記磁気抵抗電気相互作用を実施するように形成された電気相互作用領域を使用することを含む、上記(19)に記載の方法。

(22) 前記電気相互作用領域が、前記第1の磁気領域の前記好ましい一部分の最も近くで導電性になるように形成され、前記制限が、前記第1の磁気領域の前記残りの部分による前記磁気抵抗電気相互作用を防止するように形成された電気絶縁体を使用するをさらに含む、上記(21)に記載の方法。

(23) 磁気メモリ内の磁気メモリ・セルにアクセスするための方法であって、上記(19)に記載の磁気抵抗デバイスにアクセスするための方法を含み、前記磁気抵

抗デバイスが前記磁気メモリ・セルを含む方法。

(24) アクセス要素により磁気データ記憶媒体にアクセスするための方法であって、上記(19)に記載の磁気抵抗デバイスにアクセスするための方法を含み、前記磁気抵抗デバイスが前記アクセス要素を含む方法。

(25) 前記磁気抵抗デバイスが磁気トンネル接合デバイスを含み、前記磁気抵抗電気相互作用が電気トンネルを含む、上記(19)に記載の方法。

(26) 磁気抵抗デバイスを形成する方法であって、前記デバイスにアクセスしたときに磁気抵抗電気相互作用が発生する電気相互作用領域を形成することと、前記アクセスを行ったときに、前記電気相互作用領域の結果的な位置によって決定される前記第1の磁気層の好ましい一部分のみにより前記磁気抵抗電気相互作用が発生するように、前記電気相互作用領域に最も近く、しかもそれより大きくなるように、少なくとも2通りの磁気状態のそれぞれに変化可能な第1の磁気層を形成することを含む方法。

(27) 前記電気相互作用領域を形成することが、本来は絶縁性の領域の所与の領域内の電気絶縁効果を低減し、それにより、前記所与の領域内に前記電気相互作用領域を形成することを含む、上記(26)に記載の方法。

(28) 前記所与の領域内の電気絶縁効果を低減することが、前記所与の領域内により少ない電気絶縁体を設けることを含む、上記(27)に記載の方法。

(29) 前記電気相互作用領域を形成することが、前記電気相互作用領域の周りの領域における前記磁気抵抗電気相互作用を防止するために、少なくとも部分的に前記電気相互作用領域の周りの前記領域内に電気絶縁体を形成することを含む、上記(26)に記載の方法。

(30) 前記電気絶縁体を形成することが、少なくとも部分的に前記電気相互作用領域の周りの前記領域内に前記絶縁体を付着させることを含む、上記(29)に記載の方法。

(31) 前記電気絶縁体を形成することが、前記トンネル領域をイオン注入から分離しながら、前記領域を本来は非絶縁性の材料から絶縁性の材料に転化させるために少なくとも部分的に前記領域の周りの前記領域にイオン注入し、それにより、前記電気相互作用領域の導電特性を維持することを含む、上記(29)に記載の方法。

(32) 前記磁気抵抗電気相互作用が電気トンネルを含み、前記電気相互作用領域が電気トンネル領域を含む、上記(26)に記載の方法。

【図面の簡単な説明】

【図1】交差するビット線とワード線との交点にある複数の磁気メモリ・セルと、個々の磁気トンネル接合メモリ・セルとを有するMRAMアレイを示す図である。

【図2】交差するビット線とワード線との交点にある複数の磁気メモリ・セルと、個々の磁気トンネル接合メモ

リ・セルとを有するMRAMアレイを示す図である。

【図3】理想的な磁気トンネル接合デバイスの印加された磁化容易軸磁界に対する測定抵抗を示す理想的なヒステリシス・ループを示す図である。

【図4】その中に複合微小磁性構造を有し、左右対称に形成された自由磁気領域サンプルの磁化パターンを示す図である。

【図5】図4のサンプル領域の計算ヒステリシス・ループを示す図である。

【図6】関連の米国特許出願の技法を使用するサンプル自由領域の改善された磁化パターンを示す図である。

【図7】図6のサンプル領域の測定ヒステリシス・ループを示す図である。

【図8】可能な2通りの磁気方向が実質的に均一で互いに反対になると確実に予測できる、より小さい好ましい一部分を表すしるしがあるがその上に重ねられ、同じく図6の自由領域の磁化パターンを示す図である。

【図9】図8に示すように重ねられた領域の3通りの測定ヒステリシス・ループをそれぞれ示す図である。

【図10】より小さいトンネル領域とそれに最も近く位置決めされた絶縁体とを使用することにより自由磁気領域の好ましい一部分に電気トンネルが制限される、本発明により形成された磁気トンネル接合デバイスの実施例を示す図である。

【図11】本発明の原理により磁気トンネル接合デバイスを形成するための第1の作成プロセスを示す図である。

【図12】本発明の原理により磁気トンネル接合デバイスを形成するための第1の作成プロセスを示す図である。

【図13】本発明の原理により磁気トンネル接合デバイスを形成するための第1の作成プロセスを示す図である。

【図14】本発明の原理により磁気トンネル接合デバイスを形成するための第1の作成プロセスを示す図である。

【図15】本発明の原理により磁気トンネル接合デバイスを形成するための第1の作成プロセスを示す図である。

【図16】本発明の原理により磁気トンネル接合デバイスを形成するための第2の作成プロセスを示す図である。

【図17】本発明の原理により磁気トンネル接合デバイスを形成するための第2の作成プロセスを示す図である。

【図18】本発明の原理により磁気トンネル接合デバイスを形成するための第2の作成プロセスを示す図である。

【図19】本発明の原理により磁気トンネル接合デバイスを形成するための第2の作成プロセスを示す図であ

る。

【図20】本発明の原理により磁気トンネル接合デバイスを形成するための第2の作成プロセスを示す図である。

【図21】本発明の原理により磁気トンネル接合デバイスを形成するための第3の作成プロセスを示す図である。

【図22】本発明の原理により磁気トンネル接合デバイスを形成するための第3の作成プロセスを示す図である。

【図23】本発明の原理により磁気トンネル接合デバイスを形成するための第3の作成プロセスを示す図である。

【図24】本発明の原理により磁気トンネル接合デバイスを形成するための第4の作成プロセスを示す図である。

る。

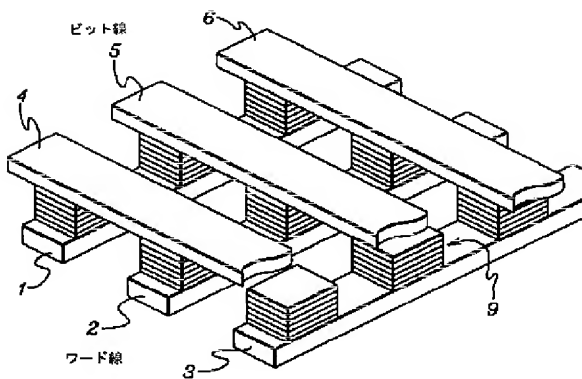
【図25】本発明の原理により磁気トンネル接合デバイスを形成するための第4の作成プロセスを示す図である。

【図26】本発明の原理により磁気トンネル接合デバイスを形成するための第4の作成プロセスを示す図である。

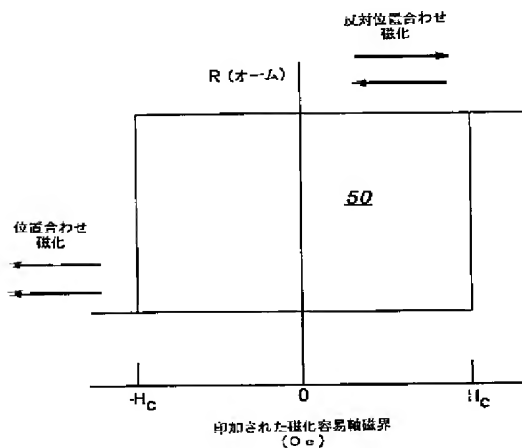
【符号の説明】

- 109 磁気トンネル接合デバイス
- 120 基準磁気領域
- 122 トンネル領域
- 124 自由磁気領域
- 130₁ 絶縁領域
- 130₂ 絶縁領域

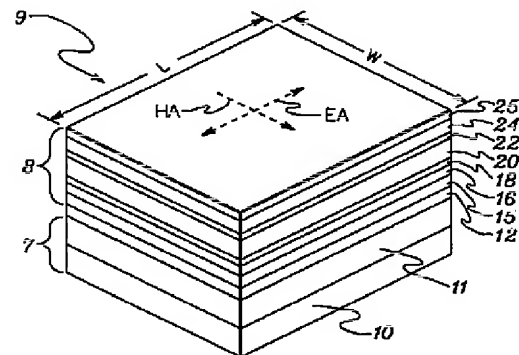
【図1】



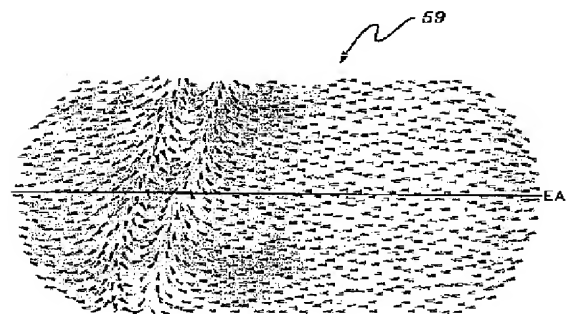
【図3】



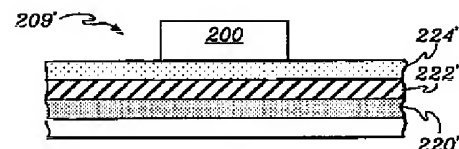
【図2】



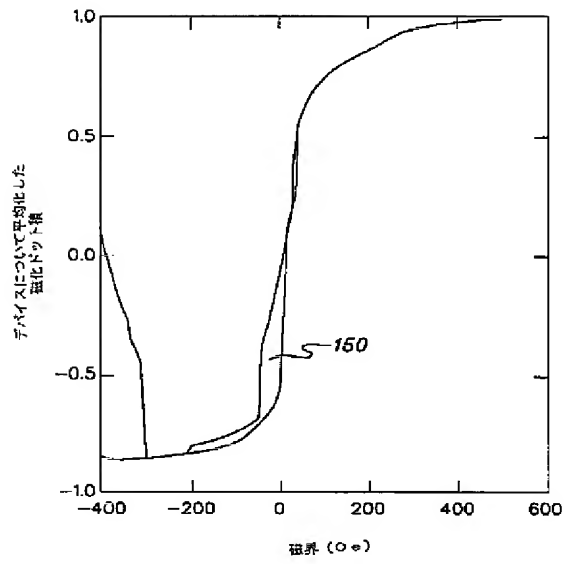
【図4】



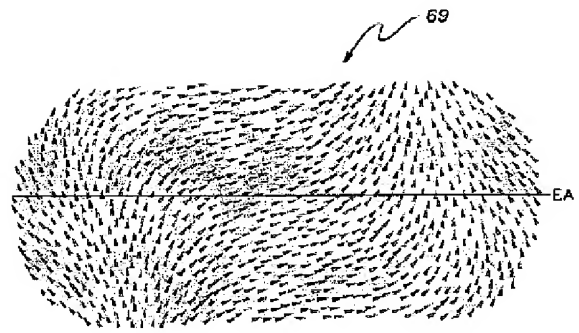
【図11】



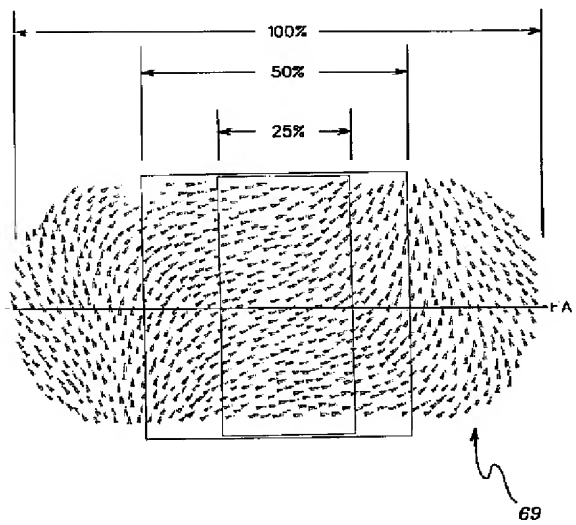
【図5】



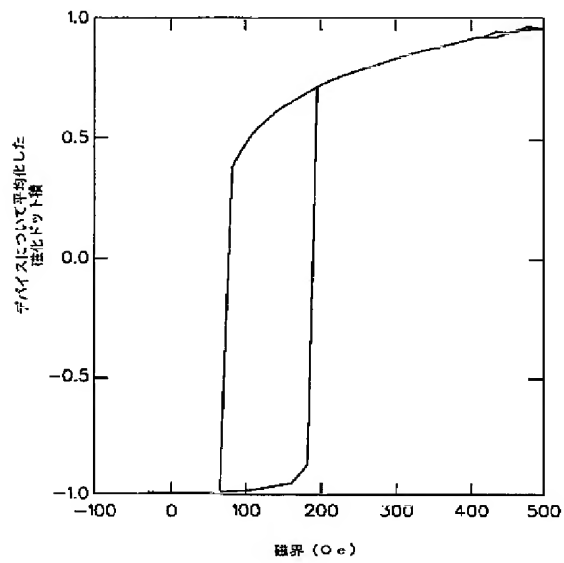
【図6】



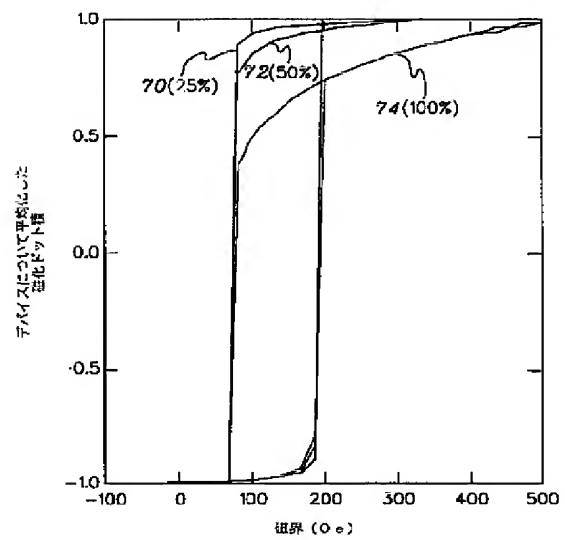
【図8】



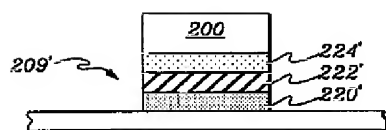
【図7】



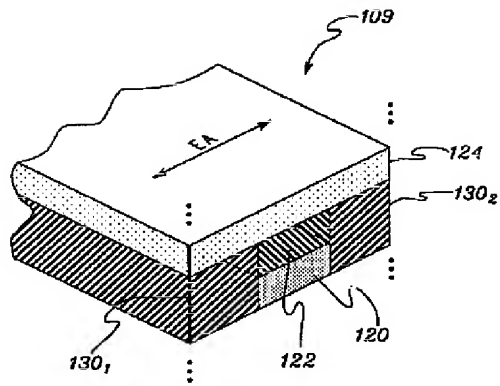
【図9】



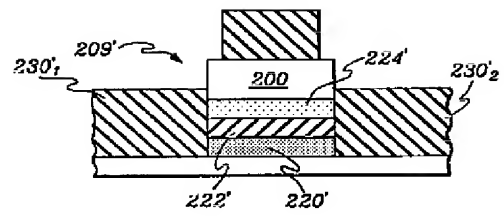
【図12】



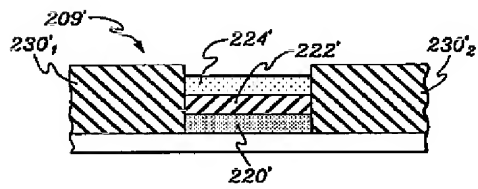
【図10】



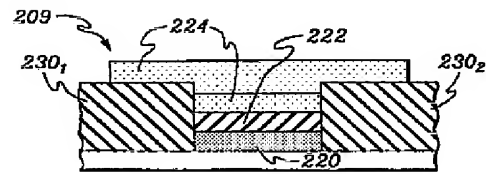
【図13】



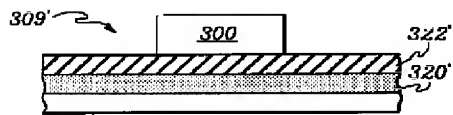
【図14】



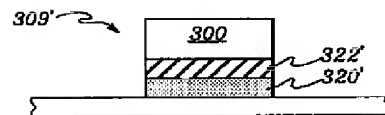
【図15】



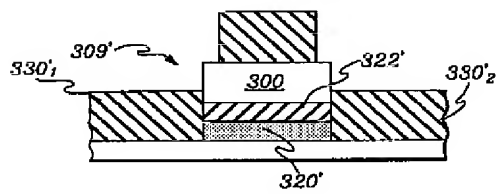
【図16】



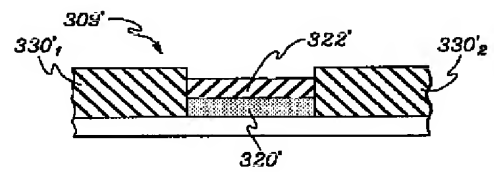
【図17】



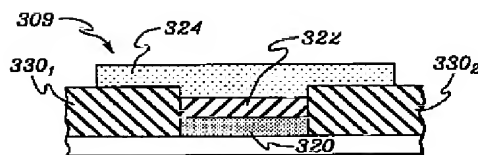
【図18】



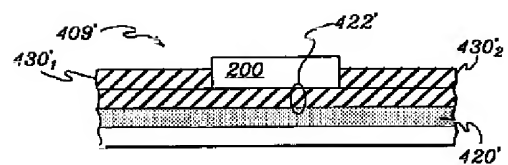
【図19】



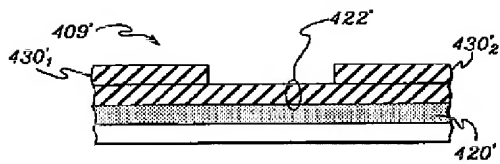
【図20】



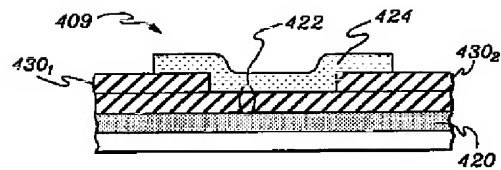
【図21】



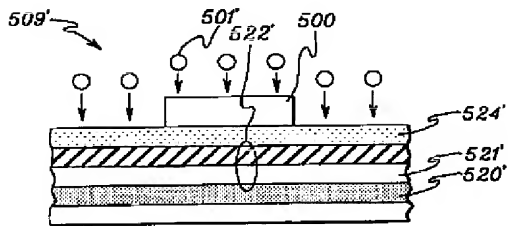
【図22】



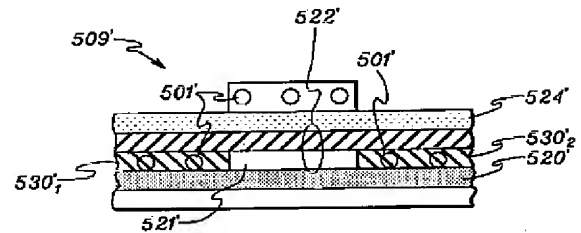
【図23】



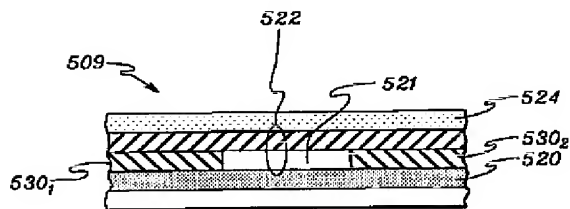
【図24】



【図25】



【図26】



フロントページの続き

(72)発明者 フィリップ・エドワード・バトソン
アメリカ合衆国10536 ニューヨーク州カ
トナ ベッドフォード・ロード 8

(72)発明者 ジョン・スロンチェフスキ
アメリカ合衆国10536 ニューヨーク州カ
トナ アール・アール 5

(72)発明者 フィリップ・ルイ・トルユー
アメリカ合衆国07430 ニュージャージー
州マーワ チェドワース・サークル 1171